

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-267964

(43)Date of publication of application : 22.09.1994

(51)Int.Cl.

H01L 21/321

H01R 4/02

H05K 3/34

(21)Application number : 05-056989

(71)Applicant : ROHM CO LTD

(22)Date of filing : 17.03.1993

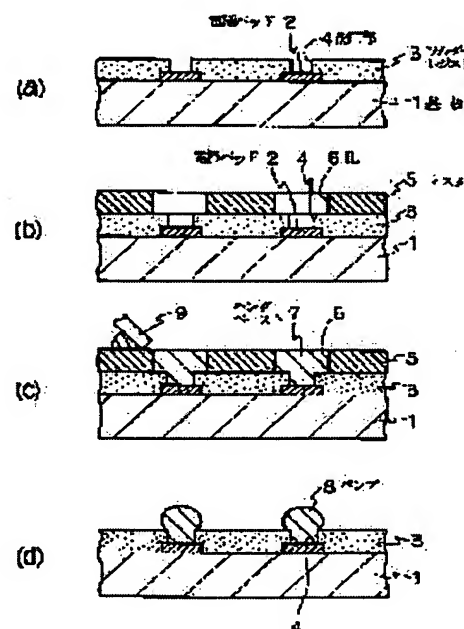
(72)Inventor : UEDA SHIGEYUKI

## (54) BUMP FORMING METHOD

## (57)Abstract:

**PURPOSE:** To provide a bump forming method for securing stable bump level as well as the packaging method of the electronic part for obviating the defective opening and the defective shortcircuit due to the dispersion in the bump levels.

**CONSTITUTION:** Solder bumps 8 are formed by a method wherein the aperture parts 4 of an insulating film (solder resist) 3 at electrode pads 2 on a substrate 1 are formed smaller than the holes 6 in a mask 5 and then the mask 5 is arranged on the substrate 1 corresponding to the aperture parts 4 to be screen-printed and baked.



## LEGAL STATUS

[Date of request for examination]

17.03.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3364266

[Date of registration]

25.10.2002

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 6 - 2 6 7 9 6 4

(43) 公開日 平成6年 (1994) 9月22日

(51) Int. Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/321				
H 0 1 R 4/02		7371-5 E		
H 0 5 K 3/34		H 7128-4 E		
		9168-4 M	H 0 1 L 21/92	F

審査請求 未請求 請求項の数 2 O L

(全 6 頁)

(21) 出願番号 特願平5-56989  
(22) 出願日 平成5年 (1993) 3月17日

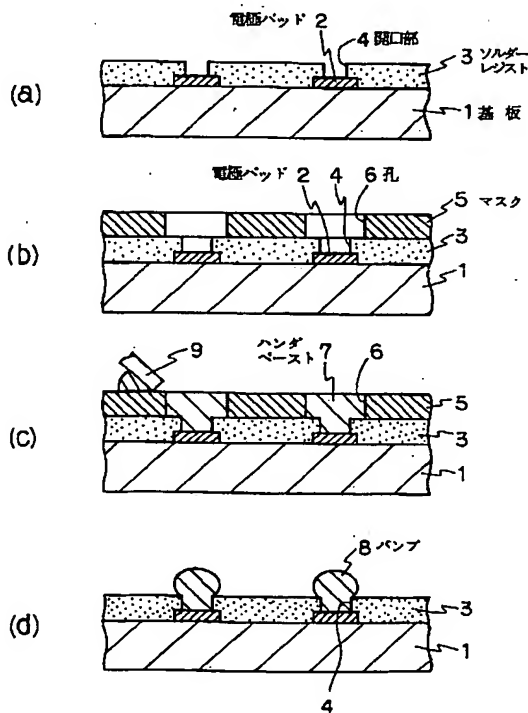
(71) 出願人 000116024  
ローム株式会社  
京都府京都市右京区西院溝崎町21番地  
(72) 発明者 上田 茂幸  
京都市右京区西院溝崎町21番地 ローム株  
式会社内  
(74) 代理人 弁理士 朝日奈 宗太 (外2名)

(54) 【発明の名称】 バンプの形成法

(57) 【要約】

【目的】 安定したバンプ高さがえられるバンプの形成法を提供すると共に、前記形成法によってバンプを形成し、バンプの高さのバラつきに起因するオープン不良やショート不良を防止する電子部品の実装法を提供する。

【構成】 基板 1 上の電極パッド 2 における絶縁膜 3 の開口部 4 をマスク 5 の孔 6 より小さく形成し、ついで該開口部 4 に対応させて該マスク 5 を前記基板 1 上に配設し、スクリーン印刷を行い、焼成することによりハンダ 9 などからなるバンプ 8 を形成する。



## 【特許請求の範囲】

【請求項 1】 電極パッド上に設けられた絶縁膜の開口部に対応する孔を有するマスクを前記基板上に位置合わせして配設し、該マスク上からバンブ材料を供給したのち焼成することによりバンブを形成するバンブの形成法であって、前記絶縁膜の開口部を前記マスクの孔より小さく形成することを特徴とするバンブの形成法。

【請求項 2】 配線基板上に設けられた電極パッドと電子部品のチップに設けられた電極パッドとを接続する配線基板への電子部品の実装法であって、前記配線基板の電極パッドまたは電子部品のチップの電極パッドの少なくとも一方に請求項 1 記載の方法によるバンブを形成し、該バンブを介して前記両電極パッドを接続する電子部品の実装法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明はバンブの形成法および電子部品の実装法に関する。さらに詳しくは、半導体チップなどの電子部品またはプリント基板などの配線基板の電極パッド上に、外部リードなどとの接続用に設けられた金属突起物であるバンブを形成するバンブ形成法および該形成法を用いた電子部品の実装法に関する。

## 【0002】

【従来の技術】 最近、電子機器の小型化に伴ない、たとえば集積回路（IC）などを組み込んだ半導体装置も、樹脂でモールドしてリード線を導出したものではなく、COB（チップオンボード）やCOG（チップオンガラス）などにみられるように、半導体チップ（以下、チップという）の電極パッドにバンブが形成されたいわゆるベアチップの状態で直接プリント基板などの配線基板（以下、基板という）の電極パッドに接続する方法が増えつつある。この方式では、一般にチップの電極パッド上にバンブが形成され、基板の電極パッドが直接バンブに接続される。また、他の方法として基板側の電極パッドにバンブを形成したり、または双方の電極パッドに形成する方法も行われている。バンブの形成法として、従来は主として、ディップ（浸漬）法で形成されたり、スクリーン印刷により形成する方法が検討されている。

【0003】 また、スクリーン印刷などの方法でバンブを形成した基板とチップの電極パッドを接続してチップを基板上に実装するばあい、図 4（a）に示されるように、まずチップ 21 と基板 22 との各々の電極パッド 24、25 上にハンダなどからなるバンブ 23 a、23 b を形成する。基板 22 は、図 4（b）に示されるように、銅などからなる電極パッド 25 が設けられ、基板 22 の表面にソルダーレジスト 26 が塗布され、電極パッド 25 上に開口部 27 が形成されている。電極パッド 25 上にバンブ 23 b を形成するばあい、基板 22 の表面に前記開口部 27 と同一形状の孔 28 を有するマスク 29 を開口部 27 と孔 28 とが一致するように位置合わせをして配置したのち、スクリーン印刷または蒸

着法などによりバンブ材料 32 を付着させ、そののち焼成することにより開口部 27 内にバンブ 23 b を形成する。バンブ材料を付着したのちまたはバンブ形成後、マスク 29 は除去される。また、他の方法として、ディップ法などでも形成される。

【0004】 また、図 4（a）に示されるようにチップ 21 の表面には電極パッド 24 の周辺にチッ化ケイ素膜などからなるパッシベーション膜 30 が形成されており、パッシベーション膜 30 に設けられた電極コンタクト用の開口部 31 内にスクリーン印刷、蒸着法などでバンブ 23 a が形成される。ついでそれぞれのバンブを位置合わせし、それを突き合わせるように基板 22 とチップ 21 を平行に向かい合わせ、リフローすることにより基板側のバンブ 23 b を溶かして基板 22 とチップ 21 を接続させる。このときチップ側のバンブ 23 a として高融点（290 ～ 300℃）のハンダを用い、基板側のバンブ 23 b として共晶ハンダ（融点 183℃程度）を用いることによって基板側のバンブ 23 b のみを溶かし、接着する。

## 【0005】

【発明が解決しようとする課題】 しかしながらチップ 21 および基板 22 に形成されるバンブ 23 a、23 b にはバンブ材料の体積にしたがって高さのバラつきが 20% 程度発生する。一般にチップおよび基板側の電極はともに一辺約 100 μm 程度の正方形であり、バンブの高さとしてはチップ側に約 50 μm、基板側に 20 μm 程度のバンブを形成する。これに 20% 程度のバラつきを考慮するとチップ側のバンブは最大 60 μm 程度の高さであり、したがってチップと基板間隔（図 5（a）中の x）も最大 60 μm 以上になると考えられる。

【0006】 このとき他のバンブで図 5（a）のように、チップ側と基板側のバンブの高さ（図 5（a）の y、z）がともに最小値（各々約 40 μm、16 μm）をとると、この箇所においてチップと基板のバンブは接続されない（オープン）状態となる。

【0007】 一方、オープン状態の発生を防止するためハンダの量を増加させてバンブを高くすると図 5（b）のように隣接するバンブ同士が連結してショート不良が発生するという問題がある。

【0008】 本発明では、かかる問題を解消し、オープンやショートの不良が発生せず、かつ、通常のバンブ材料のバラつきがあってもバンブを接続できるようなバンブの形成法およびそれを用いた電子部品の実装法を提供することを目的とする。

## 【0009】

【課題を解決するための手段】 本発明のバンブ形成法は、電極パッド上に設けられた絶縁膜の開口部に対応する孔を有するマスクを前記基板上に位置合わせして配設し、該マスク上からバンブ材料を供給したのち焼成することによりバンブを形成するバンブの形成法であって、前記絶縁膜の開口部を前記マスクの孔より小さく形成す

ることを特徴とするものである。

【0010】また、本発明の電子部品の実装法は、本発明の配線基板上に設けられた電極パッドと電子部品のチップに設けられた電極パッドとを接続する配線基板への電子部品の実装法であって、前記配線基板の電極パッドまたは電子部品のチップの電極パッドの少なくとも一方に前記バンプ形成法によるバンプを形成し、該バンプを介して電子部品を接続するものである。

【0011】

【作用】本発明のバンプ形成法によれば、バンプを形成するため電極パッド上に設ける絶縁膜の開口部を、それに対応するマスクの孔の大きさより小さくすることによって、従来のバンプ形成材料と同じ量のバンプ材料が各開口部およびその周囲の絶縁膜上にも供給され、バンプ材料を付着したのちに焼成することにより、開口部および絶縁膜上のバンプ材料が表面張力により開口部上に盛り上がり嵩高いバンプがえられる。すなわち、バンプ材料の絶対量を増すことなく、背の高いバンプがえられる。

【0012】また、本発明の電子部品の実装法によれば、バンプ材料を増やすことなく背の高いバンプを介して接続しているため、接触不良とかバンプ材料の過剰による短絡などがなく、確実に各電極端子を接続することができる。

【0013】

【実施例】つぎに図面を参照しながら本発明について説明する。

【0014】図1は本発明のバンプの形成法の工程断面説明図であり、図2は本発明の電子部品の実装法の一工程を示す断面説明図であり、図3は同じ量のバンプ材料により底面積を変えたときのバンプの高さの変化を示した説明図である。

【0015】本発明のバンプの形成法の一実施例を図1を参照しながら説明する。まずプリント基板など表面に電気回路が形成された基板1に図1(a)のように配線の保護および絶縁のため80 $\mu$ m程度の厚さのソルダーレジスト3などの絶縁膜が全面に塗布されており、これを電極パッド2のバンプ形成部分にエッチングを施して開口部4を設ける。さらに前記開口部4に対応した孔6を有するマスク5を図1(b)のように、基板1上に位置合わせをして配設する。開口部4は従来の大きさより1/4程度以下と小さくし、マスク5の孔は従来と同程度のままとする。基板とか電子部品などの種類によっても異なるが、通常は開口部の直径の大きさを50~60 $\mu$ m $\phi$ 、マスク5の孔の径を100~110 $\mu$ m程度とする。

【0016】ついでハンダペーストなどのバンプ材料となる金属ペーストをスクリーン印刷、蒸着法などの方法により孔6の内部に形成させる。たとえば、バンプ用材料のハンダペースト7を図1(c)のようにスクリーン印刷する。なお9はスキージである。ついで、マスク5

を取り外したのち基板1をオープン炉または環状炉などによって220~230 $^{\circ}$ Cに加熱することによりハンダペースト7の焼成を行う。加熱後、基板1全体を約30分間放置し冷却する。その結果、図1(d)のようにバンプ8が開口部4の上に表面張力のため球形状にもりあがった形状で形成される。

【0017】前記ハンダペースト7は、ソルダーレジスト3に対してなじまないため、図1(d)のごとくソルダーレジスト3上のハンダペースト7はすべて開口部4の上方に引き寄せられる。したがって嵩高いバンプ8を形成することができる。

【0018】ここで、マスク5はステンレス、ニッケルやタングステンなどの薄板からなり、バンプを形成すべき基板1に設けられた電極パッド2に対応して孔6が形成されている。このマスク5は通常50~300 $\mu$ mの厚さで形成されている。あまり厚すぎると孔6が垂直に形成されなくなり、薄すぎるとバンプの形成高さが低くなり、他の膜などから突出させることができなくなるからである。

【0019】また、叙上のごとくバンプ8が形成された基板1に半導体チップなどの電子部品のチップを実装するばあい、該チップの電極パッドと基板の電極パッドが嵩高いバンプを介して接続されるため、オープン不良は発生しない。このばあい、本発明によるバンプは基板側の電極パッドに形成されることに限定されず、チップ側の電極パッドに形成してもよく、さらに双方の電極パッドにバンプを形成すれば、バンプの高さのバラツキを吸収しオープン不良の低減のため好ましい。

【0020】つぎに本発明のバンプの形成法を用いた電子部品の実装法的具体例として、基板表面に半導体チップ(以下、チップという)をチップ表面の能動領域が基板側を向くように(フェイスダウン)実装する例について説明する。

【0021】図2に示されるように、まずチップ10側に前述のバンプ形成法によりバンプ11を形成する。バンプ材料としては高融点(たとえば290~300 $^{\circ}$ C)のハンダを材料としたハンダペーストを用いる。窒化ケイ素膜、酸化ケイ素膜などからなる絶縁膜13の開口部14は100 $\times$ 100 $\mu$ m程度で形成される。

【0022】前記パッシベーション膜13の表面にステンレス、ニッケルやタングステンなどからなる厚さ約50 $\mu$ mで、かつ110 $\times$ 110 $\mu$ m程度の孔が前記チップ10の電極パッド12と同じ間隔で設けられたマスクを載置し、前述の高融点のハンダペーストをスクリーン印刷により各電極パッド12上に供給する。ついで、330~340 $^{\circ}$ Cで約3分間焼成して高さが50 $\pm$ 10 $\mu$ mのバンプを形成した。

【0023】つぎに、基板側のバンプを形成する。バンプ材料として融点が約183 $^{\circ}$ Cである共晶ハンダのペーストを用いた。

【0024】基板1の電極パッド2の上部のソルダーレ

ジスト3の開口部を約 $50\mu\text{m}\phi$ で形成する。前記ソルダーレジスト3の表面にステンレス、ニッケルやタングステンなどからなる厚さ約 $30\mu\text{m}$ で、かつ直径が約 $100\mu\text{m}\phi$ 程度の孔が前記基板の電極パッドと同じ間隔で設けられたマスクを載置し、共晶ハンダからなるハンダペーストをスクリーン印刷により各電極パッドに塗布した。ついで前述のようにバンパを形成した基板1とチップ10とを図2のようにバンパ同士が接着するように位置あわせし、基板1とチップ10とを平行に保持しながら圧着する。圧着は、バンパの温度が $220^\circ\text{C}$ 程度になるようリフロー炉の温度を設定し1~2分間加熱すると共に、1チップあたり $20\sim 100\text{gf}$ で加圧して基板1側のバンパのみを融解させ接着する。以上の操作により基板へのチップの実装が完了する。

【0025】本発明によるバンパの形成法によれば、高いバンパを形成でき、しかも材料の量のバラつきがあっても余り高さが変動しない理由について説明する。

【0026】たとえば従来の浸漬法で図3(a)~

(b)のように $100\times 100\mu\text{m}$ の電極パッド16に高さ $20\mu\text{m}$ のバンパ15を形成すると、上部のほとんどは球の一部のような形状のバンパとなるがそれと同量のバンパ材料で、本発明の方法により基板およびチップの電極パッドにバンパを形成すると、理論的には図3(c)~

(d)に示されるように上半分は半球状、下半分は開口部に一致する $50\mu\text{m}\phi$ の底部をもつ、円柱状であり、 $47.8\mu\text{m}$ の高さとなる。また、ハンダの量(形成されるバンパの体積)には20%程度のバラつきが発生するとすれば本発明の方法により形成されたバンパの高さは $42\sim 56\mu\text{m}$ の範囲であり、これは従来の方法によるバンパの高さのバラつきと比べると極めて小さなバラつきである。その結果、オープン不良が発生しなくなる。またバンパ材料全体の量は従来と変わっていないため、バラつきによりバンパが高く形成されても隣り同士のバンパで接触することもない。

【0027】また、本実施例中ではスクリーン印刷によりバンパ材料を供給したがマスクを用いた蒸着法によっても同様である。すなわち、本発明では、ハンダなどの金属ペーストをマスキングを施すことにより電極パッドおよびその周辺部に選択的に形成することができる薄膜形成法であればいかなる方法も適用できる。また、基板1上のバンパ8は接続前に一度リフローを行い半球状にしておいてもよい。

【0028】また、本実施例では半導体チップを実装する例で説明したが、本発明は半導体チップに限られず、

リードレスで回路基板などに接続されるリードレスの抵抗、コンデンサー、配線などの他の電子部品にバンパを形成したり、実装するばあいにも適用することができる。さらに、バンパは電子部品以外にも回路基板などの接続部などにも形成されるばあいがあり、いずれのバンパの形成のばあいにも本発明を適用することができる。

【0029】

【発明の効果】本発明によれば、同量のハンダで水平方向に拡がらずに嵩高い、しかもバラツキの少ないバンパを形成することができる。そのため従来のディップ法に比べて電極間隔を大幅に縮小(1/4程度)することができ、近年のCOBの小型化、高密度化に対応できる。

【0030】また、上述のバンパ形成法を用いればオープン不良、ショート不良がほとんど発生しないため、歩留りよく電子部品の実装を行うことができ、コストダウンに寄与する。

【図面の簡単な説明】

【図1】本発明のバンパの形成法を説明する工程断面説明図である。

【図2】本発明の電子部品の実装法を説明する断面説明図である。

【図3】同じ量のバンパ材料により、底面積を変えたときのバンパの高さの変化を説明する図である。

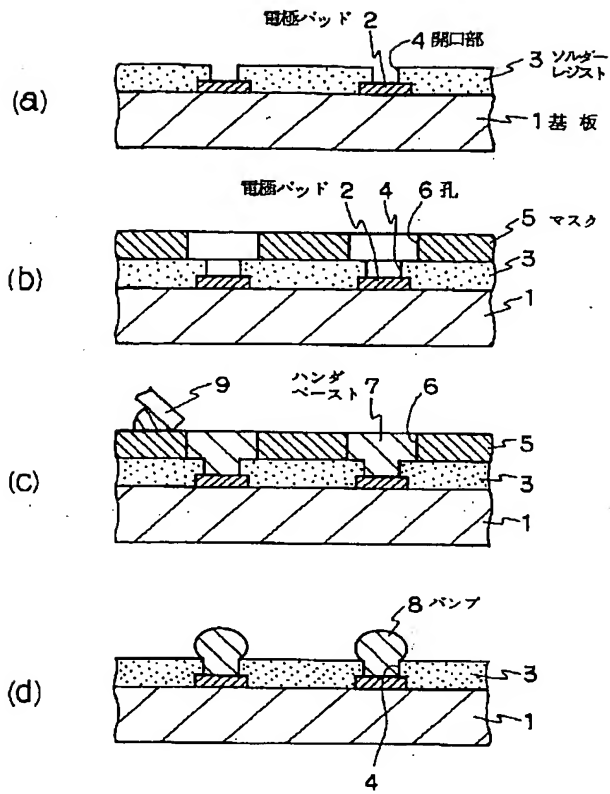
【図4】(a)は従来の電子部品の実装法の説明図であり、(b)は基板にバンパ材料を供給する工程の断面説明図である。

【図5】従来の電子部品の実装例を示す図で、(a)はオープン不良の説明図、(b)はショート不良の説明図である。

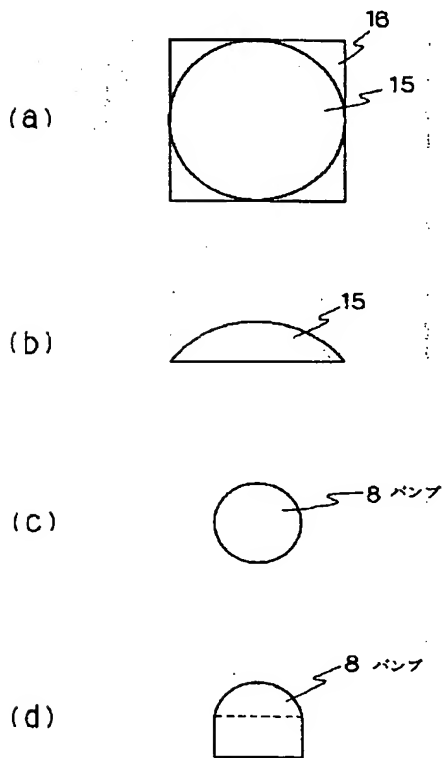
【符号の説明】

- 1 基板
- 2 電極パッド
- 3 ソルダーレジスト
- 4 開口部
- 5 マスク
- 6 孔
- 7 ハンダペースト
- 8 バンパ
- 10 チップ
- 11 バンパ
- 12 電極パッド
- 13 パッシベーション膜
- 14 開口部

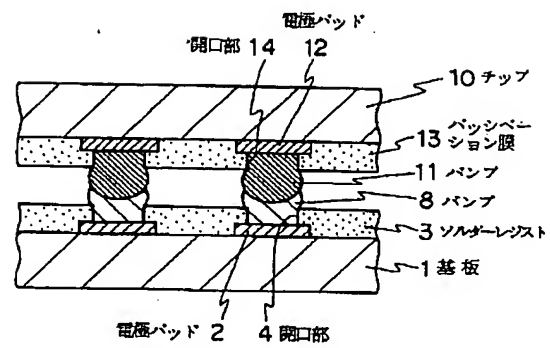
【図 1】



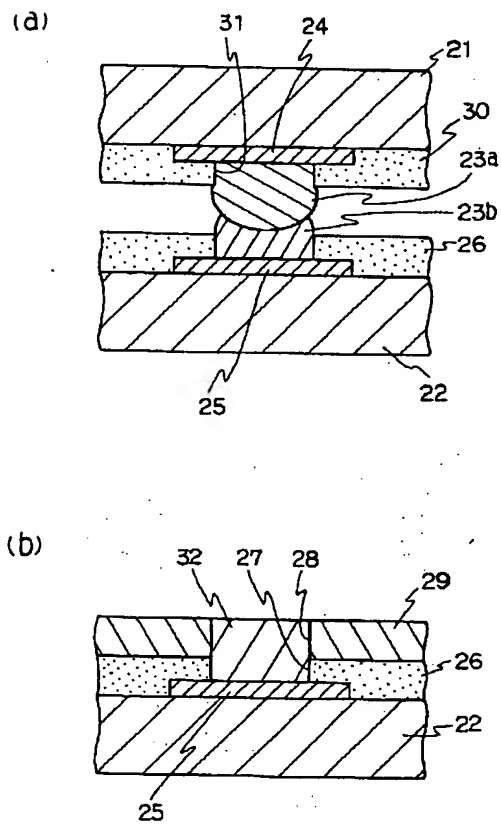
【図 3】



【図 2】



【図 4】



【図 5】

